(19) 世界知的所有権機関 国際事務局



- 1 (E11) 10(E11) 10 (E11) 10(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E11) 11(E

(43) 国際公開日 2005 年6 月16 日 (16.06.2005)

PCT

(10) 国際公開番号 WO 2005/055323 A1

(51) 国際特許分類7:

所 (CENTRAL RESEARCH INSTITUTE OF ELECTRIC POWER INDUSTRY) [JP/JP]; 〒1008126 東京

都千代田区大手町1丁目6番1号 Tokyo (JP).

(21) 国際出願番号:

PCT/JP2004/017888

(22) 国際出願日:

2004年12月1日(01.12.2004)

(25) 国際出願の言語:

日本語

H01L 29/73

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2003-405259 2003年12月3日(03.12.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 関西電力株式会社 (THE KANSAI ELECTRIC POWER CO., INC.) [JP/JP]; 〒5308270 大阪府大阪市北区中之島三丁目6番16号 Osaka (JP). 財団法人電力中央研究

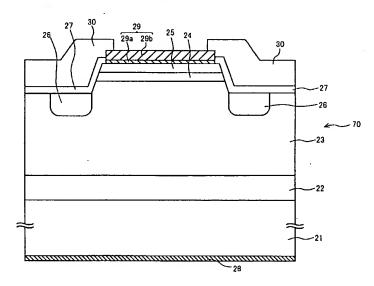
(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 中山 浩二 (NAKAYAMA, Koji) [JP/JP]; 〒5308270 大阪府大阪市北区中之島三丁目6番16号 関西電力株式会社内 Osaka (JP). 菅原 良孝 (SUGAWARA, Yoshitaka) [JP/JP]; 〒5308270 大阪府大阪市北区中之島三丁目6番16号 関西電力株式会社内 Osaka (JP). 浅野勝則(ASANO, Katsunori) [JP/JP]; 〒5308270 大阪府大阪市北区中之島三丁目6番16号 関西電力株式会社内Osaka (JP). 土田 秀一 (TSUCHIDA, Hidekazu) [JP/JP]; 〒2400196 神奈川県横須賀市長坂2-6-1 財団法人電力中央研究所 材料科学研究所内 Kanagawa (JP).

続葉有1

(54) Title: SILICON CARBIDE SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(54) 発明の名称: 炭化珪素半導体素子およびその製造方法



(57) Abstract: The increase in the forward voltage due to variation with time of a bipolar semiconductor device using a silicon carbide semiconductor is prevented. The growing surface of a crystal of a silicon carbide semiconductor is a surface at an off angle θ of 8° with respect to the (000-1)carbon-face of the crystal. On this growing surface, a buffer layer, a drift layer, a p-type semiconductor layer, and an n-type semiconductor layer are formed at a film-forming rate of 10 μ m/h at which the speed of increase of the thickness of the film per hour is three or more times higher than conventional. To increase the film-forming rate, the flowrates of the material gases, i.e., silane and propane and the dopant gas are greatly increased.

(57) 要約: 炭化珪素半導体を用いたバイポーラ半導体素子の経時変化による順方向電圧の増大を防止するために、炭化珪素半導体の結晶の(OOO-1)カーポン面に対するオフ角 θ が8度の面を結晶の成長面とし、この成長面にパッファ層、ドリフト層及び他のp型及びp型の半導体層を、時間p1 当たりの膜厚の増加速度が従来の3倍以上であるp1 の成膜速度で成膜する。成膜速

7O 2005/0553

鐵田 功穂 (KAMATA, Isaho) [JP/JP]; 〒2400196 神奈川県横須賀市長坂2-6-1 財団法人電力中央研究所 材料科学研究所内 Kanagawa (JP). 三柳俊之 (MIYANAGI, Toshiyuki) [JP/JP]; 〒2400196 神奈川県横須賀市長坂2-6-1 財団法人電力中央研究所 材料科学研究所内 Kanagawa (JP). 中村 智宜(NAKAMURA, Tomonori) [JP/JP]; 〒2400196 神奈川県横須賀市長坂2-6-1 財団法人電力中央研究所材料科学研究所内 Kanagawa (JP).

Ì

- (74) 代理人: 東島 隆治 (HIGASHIMA, Takaharu); 〒 5300001 大阪府大阪市北区梅田3丁目2-1 4 大弘 ビルヒガシマ特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,

- NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される 各PCTガゼットの巻頭に掲載されている「コードと略語 のガイダンスノート」を参照。